

一、概述

1.1 电路的特点

SW9454 是一款 8 位带 ADC 的 OTP 型 MCU 电路，有如下特点：

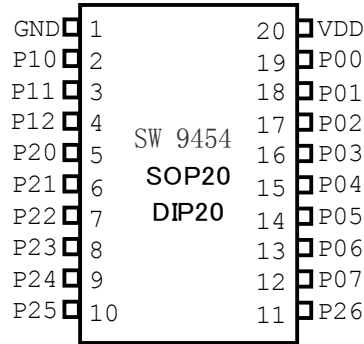
- ◇ 8 位 CISC 型内核（兼容 Motorola HC05）
- ◇ 4K byte OTP ROM
- ◇ 208 byte RAM
- ◇ 3 组 IO 口（最多 18 个 IO PIN）
- ◇ 1 个 PWM 输出
- ◇ 1 个 8 位基本定时器
- ◇ 1 个 8 位带 MATCH 输出的定时器
- ◇ 1 个 10 位 ADC（9 路输入）
- ◇ 2 个外中断、1 个定时器中断、1 个 PWM 中断
- ◇ WATCHDOG
- ◇ 3V 低压复位
- ◇ 可选晶振/RC 振荡
 - 晶振 400K-4MHz
 - RC 振荡有 3.2MHz (@5V, typ.)、0.5MHz (@5V, typ.)、外接电阻 3 种可选
- ◇ 工作电压 2.7-5.5V
- ◇ 工作温度-40-85℃

1.2 电路的主要应用场合

SW9454 可以作为许多中高档小家电（如电磁炉、微波炉、豆浆机等）的控制芯片，这一类小家电通常都需要灵活的、可编程的控制方式，并需要 AD、PWM 等资源，同时满足抗电磁干扰（EMC）4KV 的要求。

1.3 管脚图

SW9454 采用 SOP20 或 DIP20 封装形式。



No.	Name	I/O	Alternative usage
1	GND	SOURCE	
2	P10	I/O	XIN
3	P11	I/O	XOUT
4	P12	INPUT	RESET/VPP
5	P20	I/O	T0
6	P21	I/O	
7	P22	I/O	
8	P23	I/O	
9	P24	I/O	
10	P25	I/O	
11	P26	I/O	ADC8/CLO
12	P07	I/O	ADC7
13	P06	I/O	ADC6/PWM
14	P05	I/O	ADC5
15	P04	I/O	ADC4
16	P03	I/O	ADC3
17	P02	I/O	ADC2
18	P01	I/O	ADC1/INT1
19	P00	I/O	ADC0/INT0
20	VDD	SOURCE	

二、电性能参数指标

2.1 极限参数

($T_A=25^{\circ}\text{C}$)

Parameter	Symbol	Condition	Rating	Unit
Supply voltage	V_{DD}	-	-0.3 to +6.5	V
Input voltage	V_I	All ports	-0.3 to VDD+0.5	V
Output voltage	V_O	All output ports	-0.3 to VDD+0.5	V
Output current high	I_{OH}	One I/O pin active	-25	mA
		All I/O pin active	-80	mA
Output current low	I_{OL}	One I/O pin active	+30	mA
		All I/O pin active	+150	mA
Operating temperature	T_A	-	-40 to +85	°C
Storage temperature	T_{STG}	-	-65 to +150	°C

2.2 直流电气特性

($T_A=25^{\circ}\text{C}$ VDD=2.7-5.5V)

Parameter	Sym.	Condition	Min	Typ	Max	Unit
Input high voltage	V_{IH}	P0, P1, P2 VDD=2.7-5.5V	0.8VDD	-	VDD	V
Input low voltage	V_{IL}	P0, P1, P2 VDD=2.7-5.5V	0	-	0.2VDD	V
Output high voltage	V_{OH}	$I_{OH}=-10\text{mA}$ P0, P1, P2 VDD=4.5-5.5V	VDD-1.5	VDD-0.4	-	V
Output low voltage	V_{OL}	$I_{OL}=25\text{mA}$ P0, P1, P2 VDD=4.5-5.5V	-	0.5	2.0	V
Input high leakage current	I_{IH}	All input $V_{IN}=VDD$	-	-	1	uA
Input low leakage current	I_{IL}	All input $V_{IN}=0$	-	-	1	uA
Pull-up resistors	R_{PU}	P0, P1, P2 VDD=2.7-5.5V	25	50	100	K Ω
Pull-down resistors	R_{PD}	P0, P1, P2 VDD=2.7-5.5V	25	50	100	K Ω
Dynamic working current	I_{DD}	4MHz clock VDD=4.5-5.5V	-	5	10	mA
Standby working current	I_{STD1}	STOP mode LVR disable VDD=4.5-5.5V	-	0.1	1	uA
	I_{STD2}	STOP mode LVR enable VDD=4.5-5.5V	-	10	20	

2.3 LVR 电路特性

($T_A=25^{\circ}\text{C}$ VDD=2.7-5.5V)

Parameter	Sym.	Condition	Min	Typ	Max	Unit
Low voltage reset	V _{LVR}	-	2.8	3.0	3.2	V

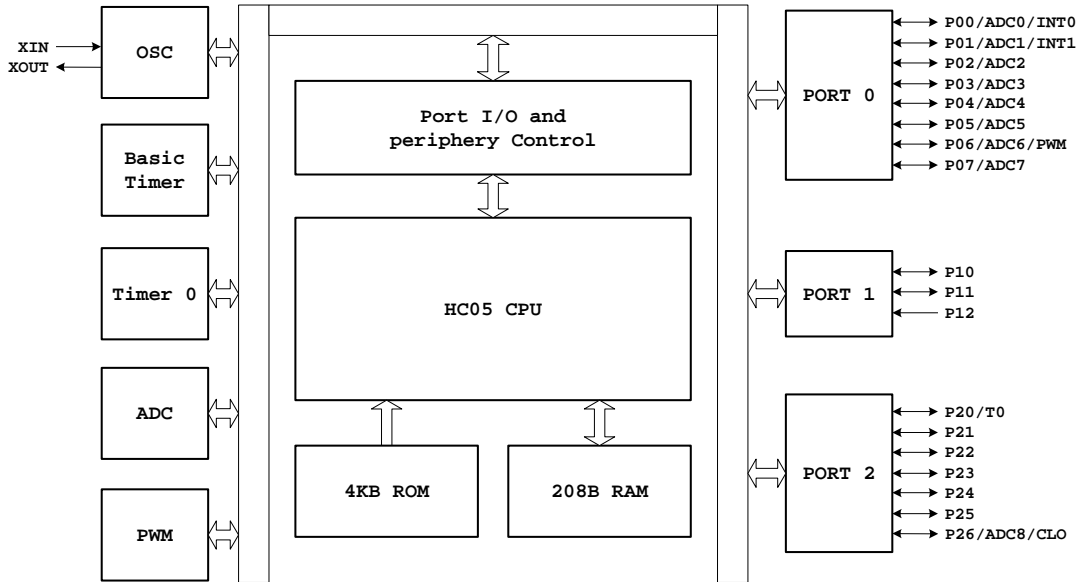
2.4 ADC 电气参数

($T_A=25^{\circ}\text{C}$ VDD=2.7-5.5V)

Parameter	Sym.	Condition	Min	Typ	Max	Unit
Total accuracy	-	VDD=5V fosc=4MHz	-	-	±3	LSB
Integral linearity error	I _{LE}	VDD=5V fosc=4MHz	-	-	±2	LSB
Differential linearity error	D _{LE}	VDD=5V fosc=4MHz	-	-	±1	LSB
Offset error of top	E _{OT}	VDD=5V fosc=4MHz	-	±1	±3	LSB
Offset error of bottom	E _{OB}	VDD=5V fosc=4MHz				
Conversion time	t _{CON}	VDD=5V fosc=4MHz	-	25	-	us
Analog input voltage	V _{I_{AN}}	-	V _{SS}	-	V _{DD}	V
Analog input impedance	R _{AN}	-	2	-	-	MΩ
Analog input current	I _{ADIN}	VDD=5V	-	-	10	uA
Analog block current	I _{ADC}	VDD=5V	-	1	3	mA
		VDD=5V power down mode	-	0.1	0.5	uA

三、功能描述

3.1 系统框图



3.2 地址分配

- \$0000-\$002F: Control registers
- \$0030-\$00FF: RAM (208 bytes)
- \$0100-\$0FFF: Reserved
- \$1000-\$1FFF: OTP ROM (4096 bytes)

3.3 控制寄存器说明

SW9454 的全部控制寄存器见下表。

Mnemonic	Address	R/W	Reset Value
TOCNT	\$00	R	0000 0000
TODATA	\$01	R/W	1111 1111
TOCON	\$02	R/W	00-- 0-00
MCR	\$03	R/W	---- ---I
BTCN	\$0C	R/W	0000 1000
BTCNT	\$0D	R	0000 0000
P0	\$10	R/W	0000 0000
P1	\$11	R/W	---- -000

P2	\$12	R/W	-000 0000
P0CONH	\$16	R/W	0000 0000
P0CONL	\$17	R/W	0000 0000
P0PND	\$18	R/W	---- 0000
P1CON	\$19	R/W	00-- 0000
P2CONH	\$1A	R/W	-000 0000
P2CONL	\$1B	R/W	0000 0000
PWMDATA	\$22	R/W	0000 0000
PWMCON	\$23	R/W	00-0 0000
ADCON	\$27	R/W	0000 1000
ADDATAH	\$28	R	XXXX XXXX
ADDATAL	\$29	R	---- --XX

说明:

- ✧ Reset Value 是指 MCU 复位时寄存器的初始值
- ✧ X 表示初始值不确定
- ✧ I 表示寄存器控制位的值由 OPBIT[2]决定

3.3.1 T0CNT (TIMER0 计数寄存器)

T0CNT 可用于查询 TIMER0 计数器 8 位计数值，该寄存器是只读的。

3.3.2 T0DATA (TIMER0 比较寄存器)

T0DATA 用于设置 TIMER0 的 MATCH 值，在计数过程中当 T0CNT=T0DATA 条件满足时，T0F 会置 1。

3.3.3 T0CON (TIMER0 控制寄存器)

T0CON 控制 TIMER0 的功能。

.7-.6 T0PS[1:0] TIMER0 时钟分频系数选择

00: $F_{sys}/4096$

01: $F_{sys}/256$

10: $F_{sys}/8$

11: F_{sys}

(注: F_{sys} 指的是 MCU 系统时钟频率，为 OSC 或 RC 振荡频率的 1/2)

.5-.4 保留

.3 T0CLR 计数器清 0 位，读出时总是为 0

写 0: 无效

写 1: 对 TIMER0 计数器清 0

.2 保留

.1 TOE TIMER0 中断使能位

0: T0 中断关闭

1: T0 中断打开

.0 TOF TIMER0 中断标志位

0: 无 T0 中断请求 (读操作)

0: 清 T0 中断标志 (写操作)

1: 有 T0 中断请求 (读操作)

1: 无效 (写操作)

(注: 中断标志位 TOF 的状态与中断使能位 TOE 的设置无关, 其他中断也类似)

3.3.4 MCR (杂用控制寄存器)

MCR 是仅有一个控制位 LVRE 的寄存器。LVRE 用以控制 LVR 的开关, 它的初始值由 OPBIT[2]决定。

.7-.1 保留

.0 LVRE LVR 功能使能位

0: LVR 关闭

1: LVR 开启

3.3.5 BTCON (Basic Timer 控制寄存器)

BTCON 用于选择输入时钟频率, 清 BT 计数器和分频器, 开关 WDT。

.7-.4 WDTE[3:0] WDT 功能使能位

1010: 关闭 WDT

其他: 打开 WDT

(注: WDT 复位后默认是打开的, 若要关闭 WDT, 必须设为 1010 外的值)

.3-.2 BTPS[1:0] BT 时钟分频系数选择

00: F_{sys}/4096

01: F_{sys}/1024

10: F_{sys}/256

11: F_{sys}/128

.1 BTCLR BT 计数器清 0 位, 读出时总是为 0

写 0: 无效

写 1: 对 BT 计数器清 0

.0 DVCLR BT 时钟分频器清 0 位, 读出时总是为 0

写 0: 无效

写 1: 对 BT 时钟分频器清 0

3.3.6 BTCNT (Basic Timer 计数寄存器)

BTCNT 可用于查询 BT 计数器 8 位计数值, 该寄存器是只读的。

3.3.7 P0 (P0 口数据寄存器)

当 P00-P07 作 IO 口时, 用于对其进行访问 (输入) 或设置 (输出)。

3.3.8 P1 (P1 口数据寄存器)

当 P10-P12 作 IO 口时, 用于对其进行访问 (输入) 或设置 (输出)。

3.3.9 P2 (P2 口数据寄存器)

当 P20-P26 作 IO 口时, 用于对其进行访问 (输入) 或设置 (输出)。

3.3.10 P0CONH (P0 口高位控制寄存器)

.7-.6 P07C[1:0] P07 控制位

- 00: 带上拉电阻的输入
- 01: 不带上拉电阻的输入
- 10: 输出
- 11: 作为 ADC7 输入

.5-.4 P06C[1:0] P06 控制位

- 00: 带上拉电阻的输入
- 01: 不带上拉电阻的输入
- 10: 输出
- 11: 作为 ADC6 输入

.3-.2 P05C[1:0] P05 控制位

- 00: 带上拉电阻的输入
- 01: 不带上拉电阻的输入
- 10: 输出
- 11: 作为 ADC5 输入

.1-.0 P04C[1:0] P04 控制位

- 00: 带上拉电阻的输入
- 01: 不带上拉电阻的输入
- 10: 输出
- 11: 作为 ADC4 输入

3.3.11 P0CONL (P0 口低位控制寄存器)

.7-.6 P03C[1:0] P03 控制位

- 00: 不带上拉电阻的输入
- 01: 带上拉电阻的输入
- 10: 输出
- 11: 作为 ADC3 输入

- .5-.4 P02C[1:0] P02 控制位
 - 00: 不带上拉电阻的输入
 - 01: 带上拉电阻的输入
 - 10: 输出
 - 11: 作为 ADC2 输入
- .3-.2 P01C[1:0] P01 控制位
 - 00: 不带上拉电阻的输入/INT1 输入
 - 01: 带上拉电阻的输入/INT1 输入
 - 10: 输出
 - 11: 作为 ADC1 输入
- .1-.0 P00C[1:0] P00 控制位
 - 00: 不带上拉电阻的输入/INT0 输入
 - 01: 带上拉电阻的输入/INT0 输入
 - 10: 输出
 - 11: 作为 ADC0 输入

3.3.12 P0PND (外中断输入控制寄存器)

用于控制 P00、P01 作外中断的功能。

- .7-.4 保留
- .3 INT1E 外中断 INT1 使能位
 - 0: INT1 关闭
 - 1: INT1 开启
- .2 INT1F 外中断 INT1 标志位
 - 0: 无 INT1 中断请求 (读操作)
 - 0: 清 INT1 中断标志 (写操作)
 - 1: 有 INT1 中断请求 (读操作)
 - 1: 无效 (写操作)
- .1 INT0E 外中断 INT0 使能位
 - 0: INT0 关闭
 - 1: INT0 开启
- .0 INT0F 外中断 INT0 标志位
 - 0: 无 INT0 中断请求 (读操作)
 - 0: 清 INT0 中断标志 (写操作)
 - 1: 有 INT0 中断请求 (读操作)
 - 1: 无效 (写操作)

3.3.13 P1CON (P1 口控制寄存器)

- .7 P11OD P11 口 open-drain 控制位
 - 0: 普通输出
 - 1: open-drain 输出
- .6 P10OD P10 口 open-drain 控制位

- 0: 普通输出
- 1: open-drain 输出
- .5-.4 保留
- .3-.2 P11C[1:0] P01 控制位
 - 00: 不带上下拉电阻的输入
 - 01: 带上拉电阻的输入
 - 10: 输出
 - 11: 带下拉电阻的输入
- .1-.0 P10C[1:0] P00 控制位
 - 00: 不带上下拉电阻的输入
 - 01: 带上拉电阻的输入
 - 10: 输出
 - 11: 带下拉电阻的输入

(注: 当系统时钟产生方式选择为 OSC 或外部 RC 振荡 (RC1) 时, P10、P11 必须置为不带上下拉电阻的输入)

3.3.14 P2CONH (P2 口高位控制寄存器)

- .7 保留
- .6-.4 P26C[2:0] P26 控制位
 - 000: 带上拉电阻的输入
 - 001: 不带上拉电阻的输入
 - 01x: 作为 ADC8 输入
 - 100: 普通输出
 - 101: open-drain 输出, 带上拉电阻
 - 110: open-drain 输出, 不带上拉电阻
 - 111: 作为 CLO 输出
- .3-.2 P25C[1:0] P25 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入
 - 10: open-drain 输出
 - 11: open-drain output
- .1-.0 P24C[1:0] P24 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入
 - 10: open-drain 输出
 - 11: open-drain output

3.3.15 P2CONL (P2 口低位控制寄存器)

- .7-.6 P23C[2:0] P23 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入

- 10: open-drain 输出
- 11: open-drain output
- .5-.4 P22C[2:0] P22 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入
 - 10: open-drain 输出
 - 11: open-drain output
- .3-.2 P21C[1:0] P21 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入
 - 10: open-drain 输出
 - 11: open-drain output
- .1-.0 P20C[1:0] P20 控制位
 - 00: 带上拉电阻的输入
 - 01: 不带上拉电阻的输入
 - 10: open-drain 输出
 - 11: 作为 T0 输出

3.3.16 PWMDATA (PWM 数据寄存器)

PWMDATA 用于设置 PWM 输出波形的宽度，具体设置方法参见“PWM 功能介绍”部分。

3.3.17 PWMCON (PWM 控制寄存器)

- .7-.6 PWMPS[1:0] PWM 时钟分频系数选择
 - 00: $F_{sys}/64$
 - 01: $F_{sys}/8$
 - 10: $F_{sys}/2$
 - 11: F_{sys}
- .5 保留
- .4 PWMDRS PWMCON 重载模式选择
 - 0: 8bit 计数溢出时重载 PWMCON
 - 1: 6bit 计数溢出时重载 PWMCON
- .3 PWMCLR PWM 计数器清 0 位，读出时总是为 0
 - 写 0: 无效
 - 写 1: 对 PWM 计数器清 0
- .2 PWMCE PWM 计数器开关位
 - 0: PWM 计数器停止
 - 1: PWM 计数器开启
- .1 PWMIE PWM 中断使能位
 - 0: PWM 中断关闭
 - 1: PWM 中断开启
- .0 PWMIF PWM 中断标志位

- 0: 无 PWM 中断请求 (读操作)
- 0: 清 PWM 中断标志 (写操作)
- 1: 有 PWM 中断请求 (读操作)
- 1: 无效 (写操作)

3.3.17 ADCON (AD 控制寄存器)

- .7-.4 ADCH[3:0] AD 通道选择
 - 0000: ADC0
 - 0001: ADC1
 - 0010: ADC2
 - 0011: ADC3
 - 0100: ADC4
 - 0101: ADC5
 - 0110: ADC6
 - 0111: ADC7
 - 1000: ADC8
 - 1001: GND (供测试用)
 - 1010: GND (供测试用)
 - 1011: GND (供测试用)
 - 1100: GND (供测试用)
 - 1101: VDD (供测试用)
 - 1110: VDD/4 (供测试用)
 - 1111: VDD/2 (供测试用)
- .3 EOC AD 转换结束标志, 只读位
 - 0: A/D 转换进行中
 - 1: A/D 转换结束
- .2-.1 ADPS[1:0] AD 时钟分频系数选择
 - 00: F_{sys}/8
 - 01: F_{sys}/4
 - 10: F_{sys}/2
 - 11: F_{sys}
- .0 ADCE AD 转换启动位, 读出时总为 0
 - 写 0: 无效
 - 写 1: 启动 A/D 转换

3.4 中断结构

SW9454 有 4 个中断源, 即外中断 0 (INT0)、外中断 1 (INT1)、TIMER0 中断 (TOINT)、PWM 中断 (PWMINT), 这 4 个中断分别有各自的使能位和标志位。要响应这些中断还必须使用 CLI 指令将 I 标志置 0; 反之, 若使用 SEI 指令将 I 标志置成 1, 则所有的中断源都不会触发中断。

另外指令系统中还有软中断 SWI，系统复位也可视为一种特殊的中断，它们不受 I 标志的影响。

以上 6 种中断均有独立的中断向量，每个中断向量由 2 字节组成，在中断向量中存放中断服务程序的入口地址。

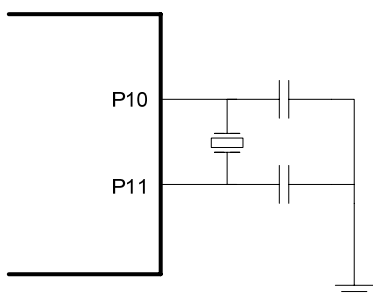
1FF4:1FF5	INT1
1FF6:1FF7	T0INT
1FF8:1FF9	PWMINT
1FFA:1FFB	INT0
1FFC:1FFD	SWI
1FFE:1FFF	RESET

中断优先级从 RESET 到 INT1 依次降低。

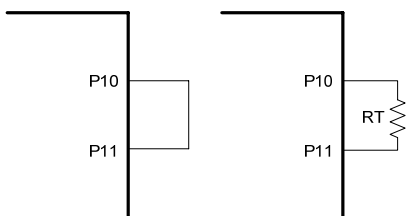
3.5 系统时钟

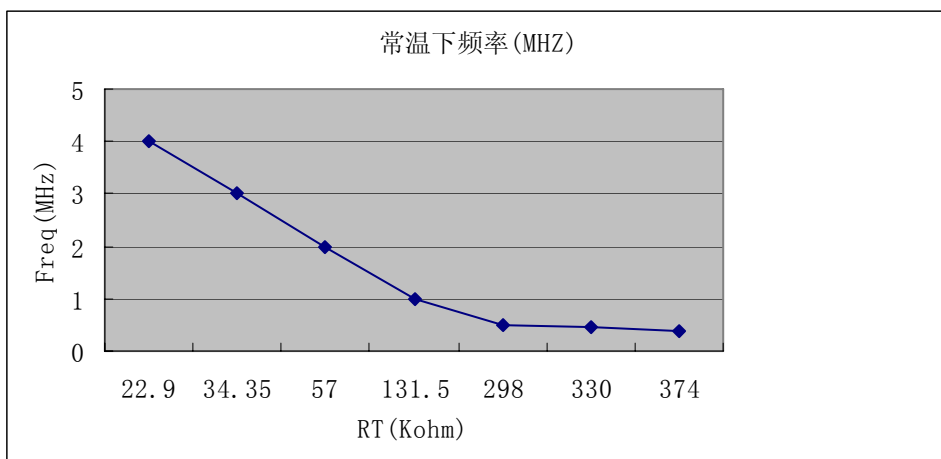
SW9454 有 4 种时钟模式，用户可通过 OPBIT 配置。

✧ OSC 模式：外接晶体/陶瓷振荡器，连接方法见图。晶振频率为 400KHz-4MHz，电容的选择根据晶振频率的不同而不同，通常 455KHz 晶振选择 100pf 电容，4MHz 晶振选择 30pf 电容。



✧ 外部 RC 振荡模式 (RC1)：连接方式 (两种) 见下图。短接 P10、P11 可以得到约 18MHz 的 RC 振荡频率，P10、P11 间接电阻 RT 的振荡频率曲线见图。





◇ 内部 RC 振荡 (RC2、RC3)：其中 RC2 振荡频率约 0.5MHz，RC3 振荡频率约 3.2MHz。这两种内部 RC 振荡均不需要外接任何元件，且 P10、P11 可作为普通 IO 口使用。

另外，系统支持 2 中省电工作模式。

当执行 WAIT 指令后，CPU 的时钟停止工作，任何一个中断源 (INT0、INT1、T0INT、PWMINT) 均可唤醒。

当执行 STOP 指令后，系统所有的时钟都停止工作，晶振 (或 RC 振荡) 也停振，此时整个芯片的功耗极低 (见电性能参数 I_{STD1} 和 I_{STD2})。外中断 (INT0、INT1) 可唤醒。

3.6 系统复位

SW9454 有 4 种方式可令系统复位。

- ◇ 上电复位
- ◇ 外部引脚 P12 低电平复位 (需要通过 OPBIT 配置)
- ◇ Watchdog 复位
- ◇ LVR 低电压复位

3.7 IO 口

SW9454 最多可支持 18 个 IO 口，根据功能上的差异，有如下几种类型。

A、带上拉、AD 输入的 IO 口 (P00-P07)

- ◇ 输出有非交叠控制电路
- ◇ 输入有施密特和滤波电路

- ◇ 上拉电阻阻值 50Kohm (@5V TT)
- B、带上拉、开漏输出的 IO 口 (P20-P25)
- ◇ 输出有非交叠控制电路
 - ◇ 输入有施密特和滤波电路
 - ◇ 上拉电阻阻值 50Kohm (@5V TT)
 - ◇ open drain 输出时, 输出驱动的 PMOS 管始终关闭
- C、带上拉、开漏输出、AD 输入的 IO 口 (P26)
- ◇ 输出有非交叠控制电路
 - ◇ 输入有施密特和滤波电路
 - ◇ 上拉电阻阻值 50Kohm (@5V TT)
 - ◇ open drain 输出时, 输出驱动的 PMOS 管始终关闭
- D、VPP/RESET/输入复用引脚 (P12)
- ◇ P12 输入的电压大于 8V 时, VPP_FLAG 输出高电平, 芯片将进入烧写/校验模式
 - ◇ P12 在烧写 OTP 时需要 12V 电压
 - ◇ 在正常工作模式下, P12 可以做外部复位脚, 也可以做普通输入口, 通过 OPBIT[3]进行选择
 - ◇ 输入有施密特和滤波电路
 - ◇ P12 无论在什么情况下都不能悬空
- E、OSCIN/带上拉、下拉、开漏输出的 IO 口 (P10)
- ◇ OPBIT[1:0]=00/01 时, P10 用于晶体振荡或外接 RC 振荡, 不能作为 IO 口
 - ◇ OPBIT[1:0]=10/11 时, 芯片工作于内部 RC 模式, P10 可作为 IO 口使用
 - ◇ 输出有非交叠控制电路
 - ◇ 输入有施密特和滤波电路
 - ◇ 上拉电阻阻值 50Kohm (@5V TT)
 - ◇ 下拉电阻阻值 50Kohm (@5V TT)
 - ◇ open drain 输出时, 输出驱动的 PMOS 管始终关闭
- F、OSCOU/带上拉、下拉、开漏输出的 IO 口 (PAD_P11)
- ◇ OPBIT[1:0]=00/01 时, P10 用于晶体振荡或外接 RC 振荡, 不能作为 IO 口
 - ◇ OPBIT[1:0]=10/11 时, 芯片工作于内部 RC 模式, P10 可作为 IO 口使用

- ◇ 输出有非交叠控制电路
- ◇ 输入有施密特和滤波电路
- ◇ 上拉电阻阻值 50Kohm (@5V TT)
- ◇ 下拉电阻阻值 50Kohm (@5V TT)
- ◇ open drain 输出时，输出驱动的 PMOS 管始终关闭

3.8 Basic Timer (BT)

BT 有如下功能

- ◇ 用于等待振荡稳定的 4096 脉冲计数
- ◇ 作为 WDT 的计数器
- ◇ 通过访问 BTCNT (只读) 来定时
- ◇ 4 种分频 (4096、1024、256、128)

与 BT 相关的寄存器有 BTCON、BTCNT。

BTCON 用于选择输入时钟频率，清 BT 计数器和分频器，开关 WDT。

复位时 BTCON 为 08H，此时打开 WDT，并将分频系数设为 256。若要关闭 WDT，需将 WDTE[3:0] 设为 1010B。

对 BTCLR 写“1”可将 BTCNT 的计数值清零；对 DVCLR 写“1”可对 BT 的分频器清零。

当 WDTE[3:0]不是 1010B 时，只要 BT 计数溢出就会引起系统复位。通常必须每隔一段时间对 BTCLR 写“1”，即对 BTCNT 清零，这样才能避免计数器溢出。如果系统因外部干扰或其他错误条件而出现异常，BTCNT 清零的动作不能按时完成，就会自动触发系统复位。

BT 还是保证振荡器起振稳定的计数器。不论是上电复位还是从 STOP 唤醒，BT 都会从 00H 计数到 0FH，然后系统完成复位或从 STOP 恢复。由于上电复位时 BTPS[1:0]=01(256 分频)，所以等待时间是 $16 * 256 = 4096$ 时钟周期；而从 STOP 唤醒时 BTPS 的值由程序设定，等待时间由分频系数决定。

3.9 Timer0 (T0)

Timer0 有如下功能模块

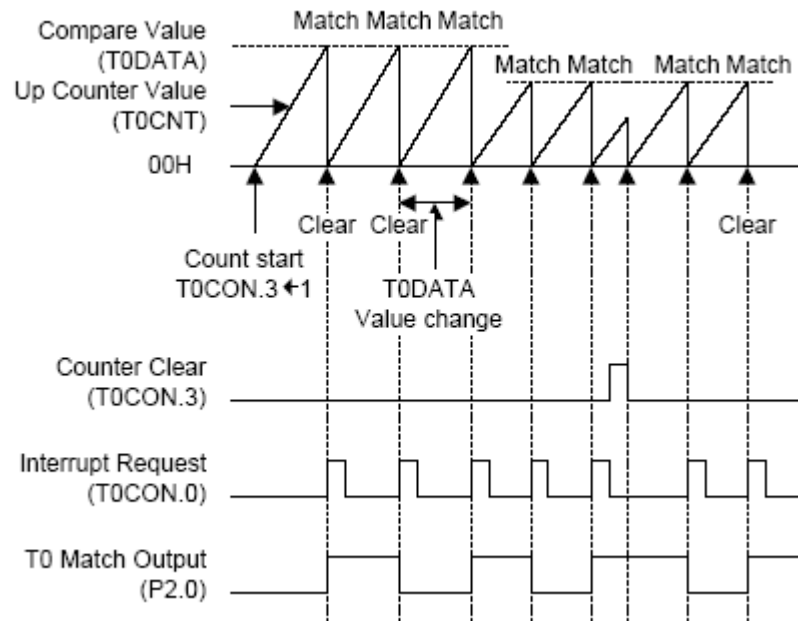
- ◇ 分频器 (分频系数 4096、256、8、1)

◇ 8 位计数器 T0CNT（只读）、8 位比较数据寄存器 T0DATA

◇ 控制寄存器 T0CON

T0CON 用于对 T0CNT 清零，开 T0 中断，并包括 T0 中断标志位。

T0CNT 在计数的过程中，如果 T0CNT=T0DATA 就会令 T0F 置 1（如果 T0E=1 就会触发 T0INT 中断），且 T0CNT 复位。例如，设置 T0DATA 为 10H，当 T0CNT 计数到 10H 时，触发 T0INT 中断，同时 T0CNT 清零重新计数。整个过程参见下图示意。



另外，如果设置 P20 口为 T0 输出，则 T0CNT match T0DATA 的同时 P20 会反一次相。可以计算出 P20 的周期为 $2 \cdot PS \cdot T0DATA \cdot T_{sys}$ （PS 是分频系数）。

当 T0DATA 设为 00H 时，P20 永远不反转，也不会有中断请求。

T0DATA 的值在更新的那一个周期即有效。

3.10 PWM

PWM 包含以下功能模块

- ◇ 分频器（分频系数 64、8、2、1）
- ◇ PWM 计数器 PWMCNT（不可访问）
- ◇ 6 位 PWM 参考数据寄存器 PWMDATA[7:2]
- ◇ 2 位 PWM 扩展数据寄存器 PWMDATA[1:0]

◇ PWM 控制寄存器 PWMCON

PWMCNT

PWM 的基本周期为 $64 \cdot PS \cdot T_{sys}$ 。

PWMCNT 在计数过程中与 PWMDATA[7:2]比较，当 $PWMCNT[5:0] \leq PWMDATA[7:2]$ 时，PWM 输出 1，其他时候输出 0。若要得到更高的分辨率，可通过设置 PWMDATA[1:0]来调整。

PWMDATA

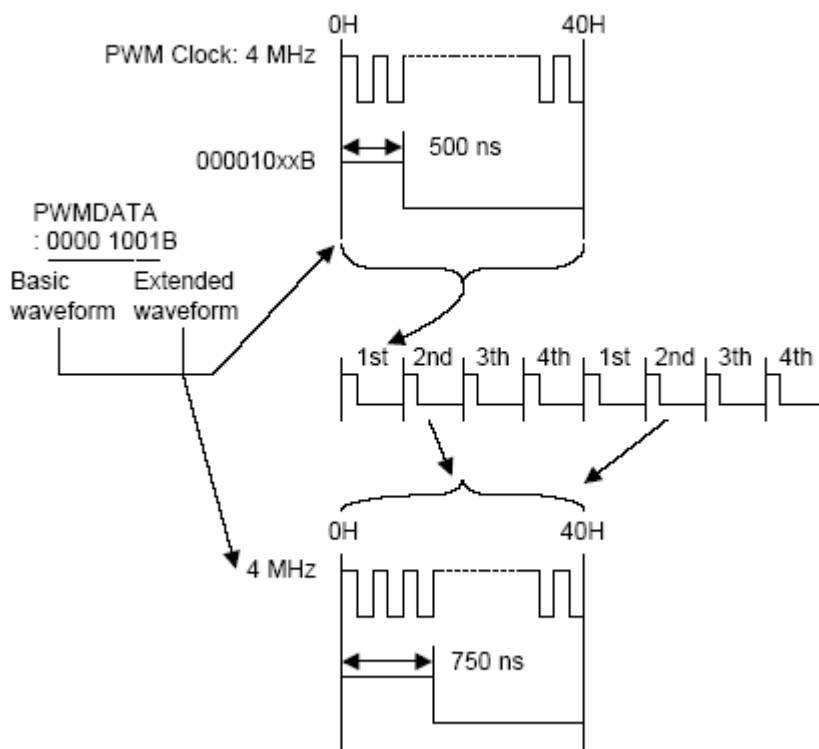
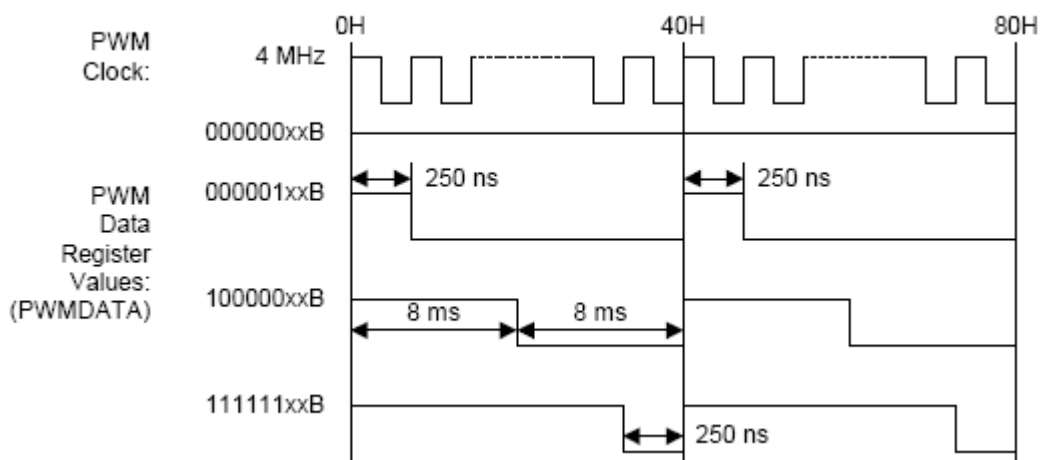
PWMDATA 决定 PWM 输出的占空比。

PWM 功能描述

当 $PWMCNT[5:0] = PWMDATA[7:2]$ 时 PWM 输出由高变低，PWMCNT[5:0]溢出时 PWM 输出由低变高，这样就决定了 PWM 的基本占空比。对 PWMDATA 的设置并不是立刻生效，而是等到 PWMCNT 计数器的 6bit 或 8bit 溢出时才生效。

PWMCNT[7:6]同 PWMDATA[1:0]比较，从而决定 PWM 输出是否需要延展一个时钟的宽度，见下表

PWMDATA[1:0]	需要延展的周期 PWMDATA[7:6] 的值
00	-
01	01
10	00、10
11	00、01、10



3.11 ADC

SW9454 有一个 10 位 9 通道 ADC，主要特性如下

- ◇ 逐次逼近的模数转换器
- ◇ ADC 状态控制寄存器 (ADSCR) 地址: \$27H
- ◇ 10 位 AD 转换数据输出 (ADDATA) 地址: ADDATAH@\$28H,ADDATAL@\$29H
- ◇ 9 通道的模拟信号输入 (ADC0-ADC8)

- ◇ ADC 输入时钟最大频率 $f_{\text{ADC}(\text{MAX})}=4\text{MHz}$
- ◇ A/D 转换一次周期为 50.5 个 $1/f_{\text{ADC}}$
- ◇ 10 位分辨率
- ◇ 8 位精度
- ◇ 静态功耗小于 0.1uA

由于 ADC 的输入通道与 IO 口复用，因此在使用 ADC 时，禁止将同个引脚既作为模拟输入又作为数字输入。

对 A/D 状态及控制寄存器 ADCON 中 ADCE 写入 1，就启动一个 A/D 转换过程；则所选择的输入通道的模拟信号的 A/D 转换 50.5 个周期($1/f_{\text{ADC}}$)执行一次，例如：当 ADC 输入时钟频率为 $F_{\text{ADC}}=4\text{MHz}$ 时，即 250ns，A/D 转换一次周期为 $50.5*250\text{ns}=12.625\mu\text{s}$ 。A/D 一次转换结束后，EOC 位置 1，并且停止 A/D 转换。

3.12 OPBIT

OPBIT 是 OTP 中的一个特殊字节，用于配置 SW9454 的某些特殊功能。OPBIT 在烧写程序时通过烧写器一并写入。

- .7 ENCR
 - 0：程序加密
 - 1：不加密
- .3 P12F
 - 0：P12 作为 IO 口
 - 1：P12 作为外复位引脚
- .2 LVREO
 - 0：LVR 默认关闭
 - 1：LVR 默认开启
- .0-.1 OSC/RC
 - 00：系统选用晶振/陶振
 - 01：系统选用外部 RC 振荡 (RC1)
 - 10：系统选用 0.5MHz RC 振荡 (RC2)
 - 11：系统选用 3.2MHz RC 振荡 (RC3)